

استفاده از کنترل کننده مد لغزشی برای کنترل جبران ساز ایستای سنکرون سری به

منظور محدود سازی جریان خطا در شبکه‌های انتقال

محمد جواد سنجرى^۱ حمیدرضا بقایی^۱ گئورگ قره‌پتیان^۲ مجتبی آقامیرسلیم^۱

^۱ دانشکده مهندسی برق - دانشگاه صنعتی امیرکبیر - تهران - ایران

^۲ پژوهشکده بهره‌برداری ایمن شبکه - دانشگاه صنعتی امیرکبیر - تهران - ایران

m_j_sanjari@aut.ac.ir

چکیده - به هم پیوستگی سیستم‌های قدرت ضمن برآورده نمودن رشد تقاضا، جریان ناشی از اتصال کوتاه را در سیستم افزایش می‌دهد. این مسئله بهره‌برداران سیستم را مجبور به تعویض و نصب کلیدهای قدرت با توان قطع بالاتر می‌کند. با افزایش جریان اتصال کوتاه، کلیدهای قدرت نصب شده موجود سیستم، توانایی قطع چنین جریانی را ندارند. از طرفی تعویض کلیدهای قدرت با کلیدهای با قدرت قطع بالاتر مستلزم صرف هزینه‌های بالایی است. از سویی تجهیزات FACTS به دلیل مشخصه‌های کنترلی سریع و قابلیت جبران سازی پیوسته می‌توانند توان خطوط و ولتاژ شین‌ها را کنترل کنند. در این مقاله عملکرد جبران ساز ایستای سنکرون سری مورد بررسی قرار گرفته و سعی شده تا با تغییر کنترل‌های مرسوم اعمالی بر آن، قابلیت آن را افزایش داده و از آن به منظور محدودسازی جریان خطا استفاده شود. از روش کنترل مد لغزشی برای کنترل جبران ساز ایستای سنکرون سری استفاده شده است. نتایج شبیه‌سازی‌ها نشان می‌دهد که طرح کنترلی مذکور به صورت موثری توانایی محدود سازی جریان خطا را دارد.

کلید واژه- محدود ساز جریان خطا، جبران‌ساز ایستای سنکرون سری، کنترل مد لغزشی

۱- مقدمه

مجبور به نصب کلیدهای قدرت با توان قطع بالاتر خواهد کرد.

افزایش جریان اتصال کوتاه معایب زیر را در بر دارد [۸-۱]:

- ازدیاد نیروی مکانیکی حاصل از افزایش جریان اتصال کوتاه، فشار زیادی را بر تجهیزات شبکه از جمله ترانسفورماتورها، ژنراتورها، کلیدهای قدرت و وارد می‌آورد.

- با افزایش جریان اتصال کوتاه، کلیدهای قدرت نصب شده، موجود در سیستم، با توجه به قدرت قطع پایین، توانایی قطع چنین جریانی را نداشته و یکی از راه‌حل‌های رفع این مشکل تعویض کلیدهای قدرت با ظرفیت قطع بالاتر می‌باشد که این خود هزینه‌های بالایی را به سیستم تحمیل می‌نماید.

- با ازدیاد جریان اتصال کوتاه، به دلیل اشباع شدن هسته ترانسفورماتورهای جریان، خطای نسبت تبدیل در آنها افزایش پیدا می‌کند.

برای رفع این مشکل دو راه حل به نظر می‌رسد:

الف) اعمال شیوه‌هایی با هدف جلوگیری از وقوع عیب در هنگام طراحی سیستم قدرت [۶]

روز به روز بر گستردگی شبکه‌های برق افزوده می‌شود و یکی از معایب این امر افزایش سطح اتصال کوتاه در باس‌بارها و در نتیجه جاری شدن جریان‌های شدید در موقع اتصال کوتاه در سیستم است. پس سطح اتصال کوتاه در یک سیستم قدرت ثابت نبوده و با توجه به گسترده شدن شبکه دائماً در حال افزایش می‌باشد. تکنیکی که به نظر می‌رسد استفاده از ادواتی است که میزان جریانی که باید توسط کلید قطع شود را در موقع بروز اتصال کوتاه، کاهش دهند تا کلیدها با قدرت قطع پایین‌تر، بتوانند قسمت اتصال کوتاه شده را از بقیه شبکه جدا کنند. اگر بتوان با تغییر در ادواتی که بطور معمول در سیستم بکار می‌روند از آنها در جهت این امر استفاده کرد، طرح از نظر اقتصادی نیز به صرفه خواهد بود که هدف اصلی این مقاله نیز چنین است [۷-۱].

به هم پیوستگی سیستم‌ها، جریان ناشی از اتصال کوتاه را در سیستم افزایش می‌دهد و این مسئله بهره‌برداران سیستم را

محدودیت های انتقال را به نحو مؤثری کاهش دهد و چون در شرایط عادی بهره برداری از شبکه ، توان راکتیو جذب می کند، در شرایط بارگیری سنگین از شبکه، باعث افت ولتاژ در شبکه می گردد [۱۳].

جایگزینی تجهیزات پست با تجهیزاتی که تحمل سطح اتصال کوتاه جدید را دارا باشند می تواند مشکل را حل کند. اما این روش، با توجه به سطح ولتاژ پست و تعداد تجهیزاتی که بایستی تعویض شوند، می تواند روش پرهزینه ای باشد. [۱۳].

روشهای محدودسازی جریان خطا به دسته های زیر تقسیم می شوند [۱۳ و ۶]:

محدودسازی جریان خطا با استفاده از فیوزها [۱۳]

محدودکننده های امپدانس با کلید مکانیکی [۱۳]

محدودکننده های مجهز به کلیدهای تریستوری [۱۳ و ۱۴]

محدودکننده های ابررسانا [۲۳-۱۵]

محدودکننده های مبتنی بر مبدل های منبع ولتاژ^۱ [۲۸-۲۴]

محدودکنندگی با استفاده از کنترل کننده توان بین خط^۲ (IPC) [۲۹]

راه کار دیگر استفاده از محدودکننده های مبتنی بر مبدل های منبع ولتاژ است. استفاده از چنین عناصری در شبکه دارای مزایای زیر می باشد:

- به دلیل قابلیت کنترل بسیار خوب این ادوات، می توان عملکرد سیستم انتقال را در شرایط کاری مختلف بصورت انعطاف پذیر کنترل کرد.

- چون عملکرد این المانها دارای سرعت بالایی است، در سریعترین زمان ممکن به تغییرات ایجاد شده پاسخ می دهند.

- توانایی های چندگانه آنها در شرایط کاری مختلف، بهره برداری از آنها را دارای توجیه اقتصادی می کند.

ایده ای که در این مقاله دنبال می شود استفاده از این عناصر جهت محدودسازی جریان خطا است. انجام این کار به خاطر موارد ذیل مورد توجه است:

اولاً اضافه کردن این قابلیت به این عناصر به انجام وظیفه اصلی آنها لطمه ای وارد نمی کند. بدین معنی که علاوه بر اینکه عناصر FACTS می توانند وظایفی مانند بهبود پایداری گذرا [۲۶-۲۷]، بهبود پایداری دینامیک [۲۷-۲۵]، افزایش ایمنی شبکه [۸] و کنترل توان عبوری از خطوط [۲۷] داشته باشند، در شرایط وقوع اتصال کوتاه می توانند بعنوان محدودساز جریان خطا عمل کنند.

ب) اعمال روشهایی که در زمان وقوع عیب یا اتصال کوتاه، دامنه خسارات را کاهش دهد [۱۴-۱]

احتمال بروز خطا همیشه وجود دارد و حذف کردن آن امری نشدنی است پس باید تدبیری اتخاذ شود که در صورت وقوع خطا ترتیبی دامنه خسارت به حداقل ممکن برسد.

با وجود تمهیدات اندیشیده شده برای کاهش احتمال وقوع خطا در سیستم قدرت، خطاهایی اتفاق می افتد که می تواند اثرات سوئی برای شبکه داشته باشد و باید به نحوی پیامدهای خطای بوجود آمده را کاهش داد. معمولاً استفاده از کلیدهای سریع می تواند در این امر موثر باشد [۶] ولی اگر سطح اتصال کوتاه باس بار از قدرت قطع کلید بیشتر باشد کلید توانایی قطع جریان خطا را نداشته و قسمت دارای خطا از بقیه شبکه جدا نمی شود. برای رفع این مشکل استفاده از محدودسازهای جریان اتصال کوتاه که باعث کاهش دامنه جریان خطا شده و به کلید امکان قطع جریان اتصال کوتاه را می دهند می تواند موثر واقع شود [۷-۵].

یک محدودکننده جریان اتصال کوتاه علاوه بر کاهش جریان خطا در هنگام بروز اتصال کوتاه دارای محاسن زیر بوده که سبب صرفه جویی در هزینه های شبکه های قدرت نیز می شود: تثبیت ولتاژ به هنگام خطا بر روی باس باری که دستگاه محدودکننده به آن متصل است، بالا بردن عمر تجهیزات شبکه از جمله ترانسفورماتورها، ژنراتورها، کلید قدرت و ... بخاطر کاهش دادن جریان اتصال کوتاه گذرنده از آنها، افزایش ظرفیت پست ها به لحاظ امکان موازی نمودن ترانسفورماتورهای قدرت و قابلیت وصل مجدد سریع سیستم بعد از بروز خطا [۷-۱].

راه های معمول کاهش سطح اتصال کوتاه عبارتند از چند تکه کردن باس بار موجود در پست، اضافه کردن راکتور سری در خط انتقال، استفاده از ترانسفورماتور با امپدانس بالا و جایگزینی تجهیزات پست با تجهیزاتی که توانایی تحمل سطح اتصال کوتاه جدید را دارا باشند [۱۲-۶]. هیچ یک از این راهها قابلیت انتقال توان بیشتر یا توانایی کنترل جهت توان عبوری را به سیستم اضافه نمی کنند.

چند تکه کردن باس بار موجود در پست، باعث کاهش مشکل اتصال کوتاه می شود و روش کم هزینه ای است اما انعطاف پذیری آن پایین بوده و باعث کاهش قابلیت اطمینان پست می شود. ضمناً تغییر در ساختار یک پست تحت بهره برداری کار آسانی نیست. همچنین این روش نمی تواند

شبکه مورد بررسی در شکل ۱ نشان داده شده است. در حالت کار عادی، وظیفه SSSC کنترل توان انتقالی از خط انتقال است. همچنین از آن برای اصلاح پروفیل ولتاژ در طول خط انتقال نیز استفاده می‌شود. شرایط بروز خطا را به دو دسته تقسیم بندی می‌کنیم:

۱- اگر اتصال کوتاهی در بالادستی رخ دهد ولتاژ این باس و باسهای اطراف پایین می‌آید. در این حالت، کنترل مناسب مبدل برای تثبیت ولتاژ روی باس V_L انجام می‌شود تا بار با کمترین افت ولتاژ روبرو شود. یعنی برای خطای اتصال کوتاه که در بالادست SSSC اتفاق می‌افتد الگوریتم کنترل سیستم مبدل قدرت^۳ (PCS) طوری تغییر می‌کند که ولتاژ باس‌های پایین دستی ثابت بماند (افت شدید نداشته باشند)

۲- در صورتی که خطا در شین پایین دستی رخ دهد (که نتیجه آن کاهش ولتاژ شدید در سر بار و عبور جریان شدید اتصال کوتاه از خط انتقال است) عملکرد SSSC برای محدودسازی جریان خطا کنترل می‌شود در ضمن سعی می‌شود ولتاژ باس بار بالادستی ثابت بماند تا بارهایی که به آن متصل هستند دچار افت ولتاژ شدید نشوند.

۳- طرح کنترل کننده پیشنهادی

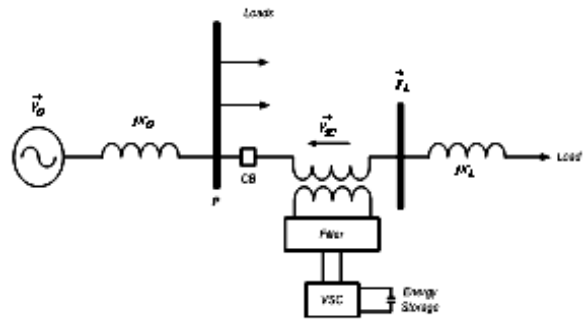
مدار معادل SSSC با فیلتر LC و بار در شکل ۲ نشان داده شده است. فرض می‌شود که ولتاژ سمت DC ثابت باقی می‌ماند بنابراین سمت DC معادل با منبع ولتاژ با مقدار ولتاژ ثابت مدل سازی شده است. برای طراحی کنترل کننده سه اصل مورد توجه قرار می‌گیرد: ۱- انتخاب سطح لغزش ۲- چک کردن وجود مد لغزش و شرایط دسترسی ۳- تعیین قانون کنترل

۳-۱- انتخاب سطح لغزش

به منظور کنترل ولتاژ خروجی اینورتر می‌بایست سطح مناسب لغزش پیدا شود که به صورت مستقیم به وسیله قانون کلیدزنی مشخص می‌شود. براساس مدار معادل شکل ۳ معادلات حالت سیستم به صورت زیر می‌باشد:

$$\frac{d}{dt} \begin{bmatrix} I_f \\ V_d \end{bmatrix} = \begin{bmatrix} -\frac{R_f}{L_f} & -\frac{1}{L_f} \\ \frac{1}{C_f} & 0 \end{bmatrix} \begin{bmatrix} I_f \\ V_d \end{bmatrix} + \begin{bmatrix} \frac{1}{L_f} & 0 & 0 \\ 0 & 0 & -\frac{1}{C_f} \end{bmatrix} \begin{bmatrix} u_f \\ V_s \\ I_L \end{bmatrix} \quad (1)$$

$$V_L = \begin{bmatrix} 0 & 1 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} I_f \\ V_d \end{bmatrix} + \begin{bmatrix} 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} u_f \\ V_s \\ I_L \end{bmatrix} \quad (2)$$



شکل ۱ نحوه قرار گرفتن SSSC در شبکه

ثانیاً احتیاج به تغییر سخت‌افزارهای موجود نبوده و تنها با تغییر استراتژی کنترل کلیدزنی می‌توان به این قابلیت دست یافت [۲۴-۲۸].

در استفاده از منابع ولتاژ در کاربرد محدودسازی جریان خطا، این ادوات که بطور سری با خط قرار گرفته است مقدار و زاویه ولتاژ تزریقی خود را طوری تغییر می‌دهند که جریان خطا در حالت بروز خطا به مقدار از پیش تعیین شده محدود شود [۲۴و۲۷]. پیشتر اصول کلی جبران سازی سری به منظور محدود سازی جریان خطا مورد بررسی قرار گرفته است [۲۸-۲۵]. در [۲۵] از یک باز یاب پویای ولتاژ برای کاهش فرو افتادگی ولتاژ در سیستم‌های توزیع استفاده شده است. همچنین این نکته مورد بررسی قرار گرفته که کنترل ولتاژ تزریقی می‌تواند سبب بازیابی ولتاژ و محدود سازی جریان خطا در شبکه توزیع شود. در [۲۶] یک محدود ساز جریان خطا با قابلیت جبران سازی سری برای شبکه ولتاژ ولتاژ متوسط ارائه شده است.

در این مقاله عملکرد جبران ساز ایستای سنکرون سری^۱ (SSSC) مورد بررسی قرار گرفته و سعی شده تا با تغییر کنترل‌های مرسوم اعمالی بر آن، قابلیت آن را افزایش داده و از آن به منظور محدودسازی جریان خطا استفاده شود. قصد بر اینست که SSSC برای خطاهای بالادستی و پایین‌دستی، اهداف متفاوتی را دنبال کند و برای رسیدن به این اهداف الگوریتم‌های خاص کلیدزنی بهره بگیرد. از روش کنترل مد لغزشی^۲ برای کنترل SSSC استفاده شده است. نتایج شبیه‌سازی‌ها نشان می‌دهد که طرح کنترلی مذکور به صورت موثری توانایی محدود سازی جریان خطا را دارد.

۲- مدل‌سازی SSSC

^۳Static Synchronous Series Compensator

^۴Sliding Mode Control

با مشتق‌گیری از خطای ولتاژ خازن فیلتر و خطای جریان سلف فیلتر به ترتیب خواهیم داشت:

$$\dot{e}_V = \frac{e_i}{C_f} + \frac{i_{ref}}{C_f} - \frac{i_L}{C_f} - \dot{V}_{ref} \quad (7)$$

$$\dot{e}_i = -\frac{e_V}{L_f} - \frac{V_{ref}}{L_f} + \frac{i_L}{L_f} - \dot{i}_{ref}$$

زمانی که سیستم روی خط لغزش است، رابطه $\dot{S} = 0$ برقرار می‌باشد. با توجه به معادلات (۳) و (۷) خواهیم داشت:

$$i_{fref} = i_L + C_f \dot{V}_{ref} \quad (8)$$

همچنین مشتق خطای ولتاژ در زمانی که سیستم روی خط لغزش است به صورت زیر خواهد بود [۳۰]:

$$\dot{e}_V = -\frac{C_1}{C_f C_2} e_V \quad (9)$$

۳-۳- تعیین قانون کنترل

بعد از تأیید شرط وجود، قانون کلیدزنی برای کلیدهای نیمه‌هادی می‌تواند به صورت زیر بیان شود [۳۱]:

$$u_f = -V_{dc} \text{Sgn}(s) \quad (10)$$

بنابراین با فرض تابع لغزش (۳) و بر اساس معادلات (۴-۶) و (۸) استراتژی کلیدزنی اینورتر مشخص می‌شود. به منظور جلوگیری از برخورد، بلوک هیستریزس با باند هیستریزیسی ثابت در این کنترلر استفاده می‌شود [۳۱]. به این ترتیب:

$$u_f = \begin{cases} -V_{dc} & \text{for } S > h \\ V_{dc} & \text{for } S < h \end{cases} \quad (11)$$

از آنجائیکه سطح لغزش و در نتیجه الگوریتم کلیدزنی به نقطه عملکرد سیستم، مقدار بار، پارامترهای مدار و منبع تغذیه بستگی ندارند دینامیکهای میدل مقاوم (ثابت) هستند [۲۹]. ساختار کنترل کننده مد لغزشی در شکل ۴ نشان داده شده است.

۴-۳- تولید ولتاژ مبنا

دامنه ولتاژ مبنا V_{Lref} است ولی فازش به روشهای مختلف انتخاب می‌شود. بسته به اینکه چه هدفی از تزریق ولتاژ در خط دنبال می‌شود سه نوع استراتژی کنترلی برای تعیین فاز ولتاژ تزریقی در خط پیشنهاد می‌شود.

۴-۳-۱- استراتژی تزریق قبل از کاهش ولتاژ

جریان اینورتر (i_f) و ولتاژ تزریقی (u_d) به عنوان متغیرهای حالت سیستم انتخاب شده‌اند. u_s ، u_f و i_0 به ترتیب نشان‌دهنده ولتاژ خروجی اینورتر، ولتاژ منبع بالادستی و جریان بار می‌باشند. تابع لغزش به صورت زیر در نظر گرفته می‌شود:

$$S = C_1 e_V - C_2 e_i \quad (3)$$

C_1 و C_2 مقادیر بزرگتر از صفر هستند و e_i خطای جریان اندوکتانس فیلتر و e_V خطای ولتاژ خازن فیلتر می‌باشند.

$$e_i = i_f - i_{fref} \quad (4)$$

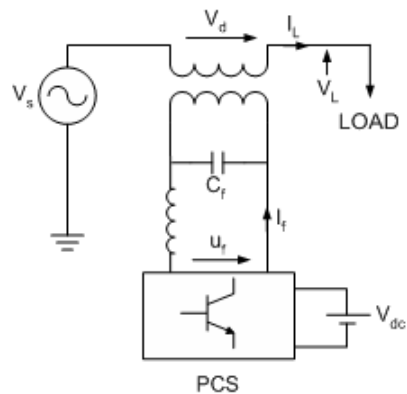
$$e_V = V_d - V_{ref} \quad (5)$$

که در آن V_{ref} ولتاژ مرجع خازن می‌باشد. همچنین داریم:

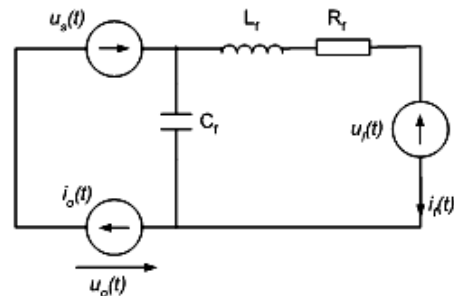
$$V_{dref} = V_{Lref} - V_s \quad (6)$$

۳-۲- چک کردن وجود مد لغزشی و شرط دسترسی وجود عملکرد در مد لغزشی معادل با $S(e_V, e_i, t) = 0$ است. همچنین برای ماندن در این حالت می‌بایست شرط $\dot{S}(e_V, e_i, t) = 0$ برقرار باشد.

اگر $S > 0$ ، $\dot{S} < 0$ آنگاه $S(e_V, e_i, t)$ به سمت صفر کاهش می‌یابد. و اگر $S < 0$ ، $\dot{S} > 0$ آنگاه $S(e_V, e_i, t)$ به سمت صفر افزایش می‌یابد. بنابراین، شرط وجود مد لغزشی در صفحه $S \times \dot{S} < 0$ می‌باشد.



شکل ۲ ساختار SSSC



شکل ۳ مدار معادل SSSC

حساس است زیرا هدف آن تامین ولتاژ مناسب برای بار می‌باشد.

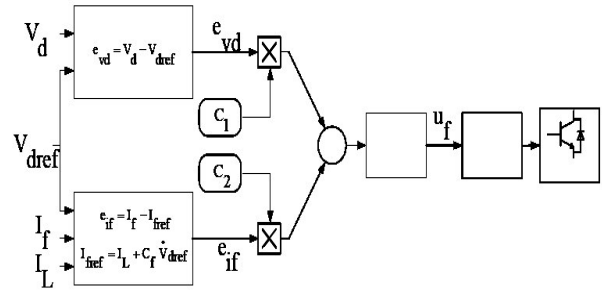
۳-۴-۲- استراتژی تزریق هم فاز

در این روش کنترل، ولتاژ تزریق شده توسط SSSC همفاز با ولتاژ منبع می‌باشد. دامنه ولتاژ بار ثابت باقی می‌ماند اما شیفت فاز در حال تغییر است. مزیت اصلی این روش آنست که دامنه ولتاژ تزریقی کمینه است (شکل ۵ ب). به سبب شیفت فاز بین ولتاژ تزریقی $V_d(t)$ و جریان شبکه $I_L(t)$ ، SSSC توان راکتیو بار را در خلال کاهش ولتاژ تأمین می‌کند.

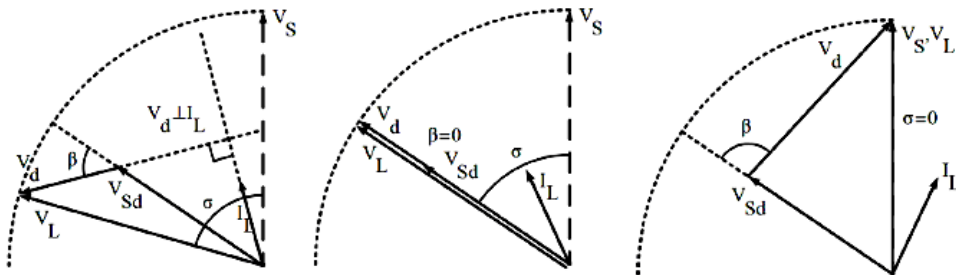
۳-۴-۳- استراتژی تزریق پیش فاز

استفاده از این روش، توان تزریقی توسط SSSC را کمینه می‌کند. از اشکالات این روش نیاز به ولتاژ تزریقی بالاتر از روش هم فاز و نیاز به محاسبات عددی پیچیده برای به دست آوردن دامنه ولتاژ تزریقی و زاویه فاز β می‌باشد. مزیت اصلی

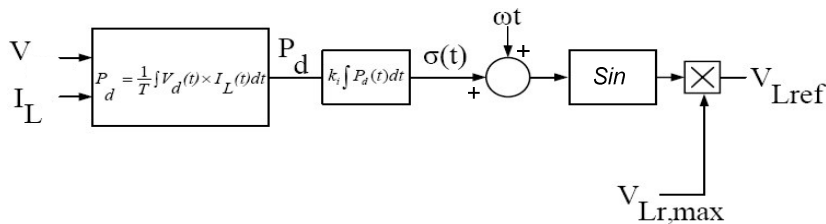
در صورت وقوع افت ولتاژ در باس پایین‌دستی SSSC ولتاژی را به منظور بهبود ولتاژ بار، در خط تزریق می‌کند (شکل ۵ الف). در شکل ۵، V_s و V_{sd} به ترتیب ولتاژ منبع قبل و پس از کاهش ولتاژ است همچنین V_L و I_L و V_d به ترتیب ولتاژ بار و جریان بار و ولتاژ تزریقی، β زاویه افزایش فاز و σ زاویه بین



شکل ۴ ساختار کنترل کننده مد لغزشی



شکل ۵ استراتژی‌های تزریق ولتاژ در خط الف) قبل از کاهش ولتاژ ب) تزریق همفاز ج) تزریق پیشفاز



شکل ۶- مدار تولید ولتاژ مبنا

آن مدیریت توان اکتیو بهینه می‌باشد (شکل ۵ ج).

۳-۴-۴- مدار تولید ولتاژ مبنا:

در مدار اول برای جلوگیری از تغییرات سریع شیفت فاز و در نتیجه عدم پیوستگی ولتاژ بار، شیفت فاز بار σ به کندی تغییر می‌کند تا اینکه توان اکتیو تزریقی صفر حاصل شود. این استراتژی در مدت زمان کم کمبود ولتاژ فواید استراتژی تزریق قبل از کاهش ولتاژ بار را دارد و در مدت زمان زیاد فواید

ولتاژ منبع و ولتاژ بار می‌باشد. عیب این روش تزریق ولتاژ اینست که دامنه ولتاژ تزریقی بالا است چرا که باید توان اکتیو تولیدی، به بار منتقل شود و چون انرژی‌ای که در واحد ذخیره SSSC ذخیره شده است دارای مقدار محدودی می‌باشد، SSSC برای جبران کاهش ولتاژ مدت زمان محدودی توانایی دارد، در حقیقت این استراتژی بهترین روش برای بارهای

تغییر دهد و میزان توان اکتیو را بر طبق معادله فوق تخمین بزند. اگر V_d عمود بر I_L باشد توان تزریقی اکتیو صفر خواهد بود.

۴- نتایج شبیه‌سازی

مدل عددی با استفاده از نرم افزار PSCAD/EMTDC ساخته شده است. شبکه منبع به عنوان منبع ولتاژ سینوسی ایده آل با مقاومت R_S و اندوکتانس L_S مدل شده است. بار با مقاومت R_L و اندوکتانس L_L با ضریب توان $\text{pf}=0.707$ مدل شده است. اینورتر با منبع ولتاژ u_f که دارای شکل موج مربعی است مدل شده است. دامنه آن ثابت و برابر با V_{dc} می‌باشد که با دامنه ولتاژ منبع DC تغذیه کننده اینورتر رابطه دارد. علامت ولتاژ اینورتر با کنترل کننده مد لغزشی کنترل می‌شود که شامل بلوک هیستریزس با باند هیستریزیسی ثابت h می‌باشد. ترانسفورماتور تزریق با هسته غیرقابل اشباع و نسبت تبدیل ۱:۱ ایده‌آل فرض می‌شود. مقادیر همه پارامترها در جدول ۱ لیست شده است.

استراتژی تزریق پیشفاز را دارد. ماکزیمم نرخ تغییر زاویه σ به نوع بار بستگی دارد. همانطور که در شکل ۵-ج نشان داده شده است فازور ولتاژ تزریقی عمود بر فازور جریان می‌باشد. چنانچه بین دایره و خط مستقیم تقاطع وجود داشته باشد. توان تزریقی صفر می‌تواند وجود داشته باشد اگر داشته باشیم:

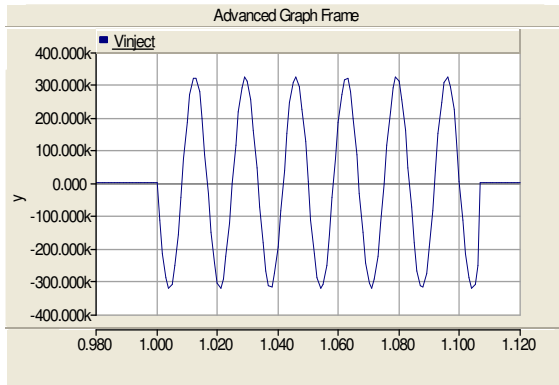
$$V_{sd} = V_L \cos \varphi_L \quad (12)$$

که V_{sd} ولتاژ منبع در خلال کاهش ولتاژ، V_L ولتاژ مطلوب بار و $\cos \varphi_L$ ضریب توان بار می‌باشد. اگر معادله فوق اجرا نشود مقدار کمینه غیر صفر توان اکتیو تزریقی به دست می‌آید. معادله فوق برای بارهای خطی مناسب می‌باشد.

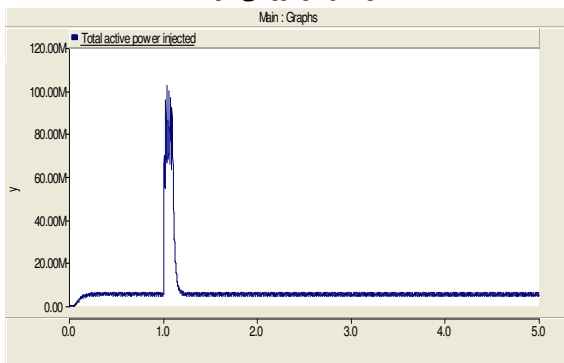
با توجه به شکل ۶ دامنه ولتاژ بار ثابت است اما زاویه شیفت مطابق استراتژی پیش فاز تغییر می‌کند. توان اکتیو تزریقی می‌تواند طبق زیر بیان شود.

$$P_T = \frac{1}{T} \int V_d I_L dt \quad (13)$$

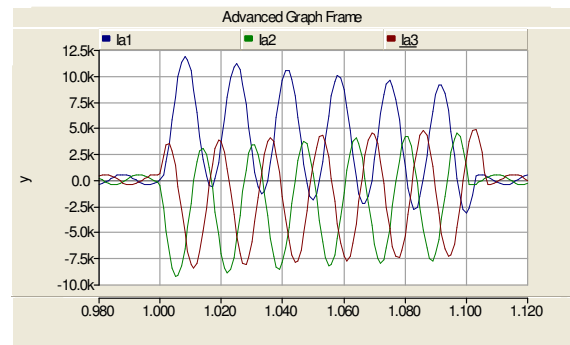
که در آن I_L و V_d مقادیر لحظه ای ولتاژ تزریقی و جریان بار می‌باشند. کنترل کننده می‌بایست زاویه فازور ولتاژ مبنا را



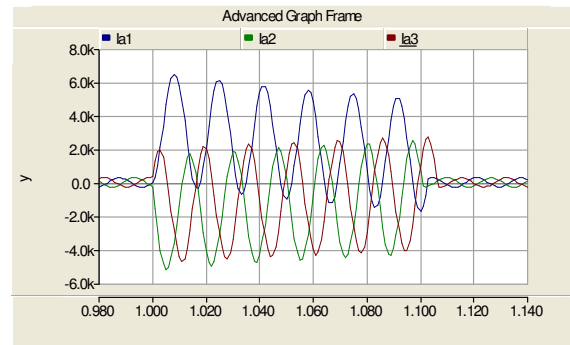
شکل ۸ ولتاژ تزریقی در خط



شکل ۹ توان تزریقی در خط

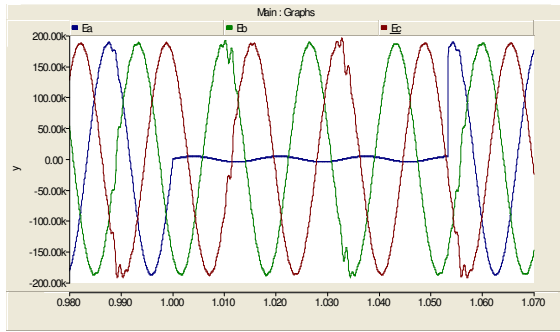


الف

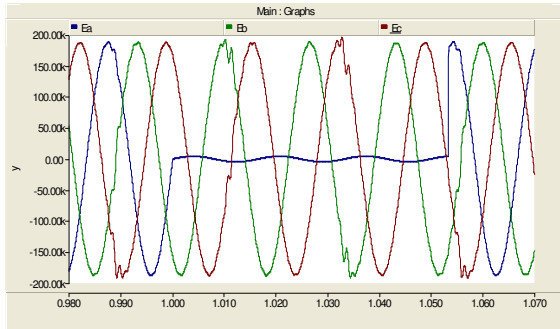


ب

شکل ۷ جریان خط سه فاز (الف) بدون محدودسازی (ب) با استراتژی محدودسازی



(الف)



(ب)

شکل ۱۱ ولتاژ باس بالا دستی (الف) بدون محدود سازی (ب) با استراتژی محدود سازی

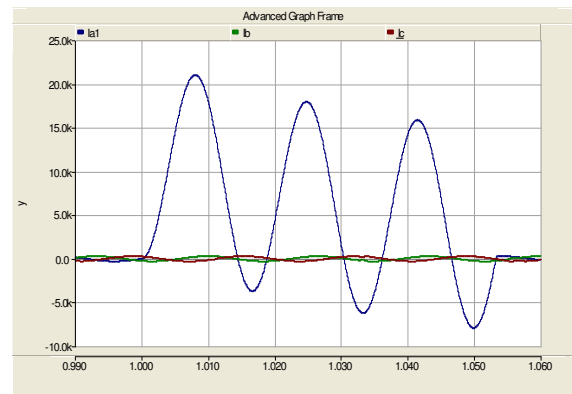
دو حالت در شکل ۱۰ نشان داده شده است. ولتاژ باس بالا دستی برای دو حالت نیز در شکل ۱۱ نشان داده شده است. شکل ۱۲ نیز ولتاژ تزریقی را در حالت اتصال کوتاه تک فاز نشان می‌دهد. شبیه‌سازی‌های انجام شده نشان می‌دهند که طرح کنترلی ارائه شده به طور موثری قادر به محدودسازی جریان خطا در شبکه می‌باشد.

جدول ۱ پارامترهای سیستم

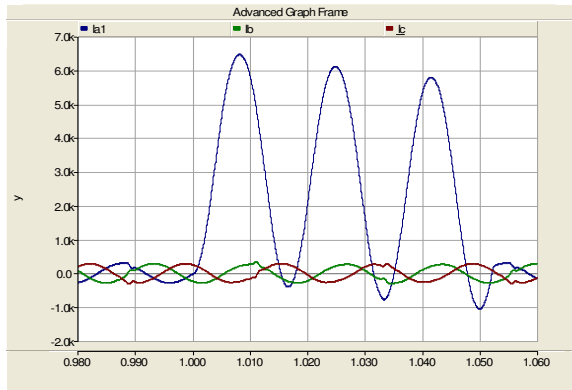
مقدار	پارامتر	مقدار	پارامتر
1mH	L_f	1000 V	V_{dc}
22 Ω	R_f	230 kV	V_s
100 μ F	C_f	3.2 mH	L_s
0.1 μ F	C_l	30 Ω	R_s
0.1 μ F	C_2	311 V	V_{ref}
5	h	10 Ω	R_L
0.011	K_l	31.8 mH	L_L

۵- نتیجه‌گیری

در این مقاله روشی برای کنترل جریان ساز سری ایستای سنکرون ارائه شد. روش پیشنهادی مبتنی بر کنترل مد لغزشی می‌باشد. شبیه‌سازی‌های انجام گرفته نشان می‌دهد که این کنترل کننده می‌تواند ولتاژ مناسب را در حالات مختلف تولید کرده و بطور موثری در خط انتقال تزریق نماید و از این طریق جریان اتصال کوتاه در سیستم قدرت را کاهش دهد.



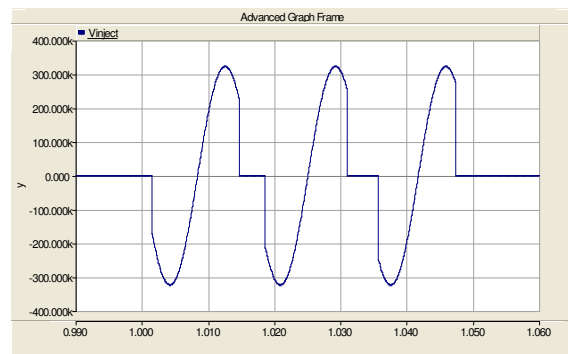
(الف)



(ب)

شکل ۱۰ جریان خطای تک فاز (الف) بدون محدود سازی (ب) با استراتژی محدود سازی

شبکه مورد بررسی برای خطاهای سه فاز و تک فاز به زمین و در حالات بدون استفاده از استراتژی محدود سازی جریان خطا و با استفاده از استراتژی محدود سازی جریان خطا شبیه‌سازی شده است. جریان اتصال کوتاه سه فاز برای دو حالت در شکل ۷ نشان داده شده است. شکل ۸ و ۹ نیز به ترتیب ولتاژ و توان تزریقی را در حالت اتصال کوتاه نشان می‌دهند. همچنین، جریان اتصال کوتاه تک فاز به زمین برای



شکل ۱۲ ولتاژ تزریقی در خط در حالت وقوع خطای تکفاز

۶- مراجع

- [16] M. C. Ahn, S. Lee, H. Kang, D. K. Bae, M. Joo, H. S. Kim, and T. K. Ko, "Design, fabrication, and test of high-Tc superconducting DC reactor for inductive superconducting fault current limiter," IEEE Trans. Appl. Supercond., vol. 14, no. 2, pp. 827–830, 2004.
- [17] M. Cheol Ahn, H. Kang, D. Kweon Bae, D. Keun Park, Y. Soo Yoon, S. Jin Lee, and T. Kuk Ko, "The Short-Circuit Characteristics of a DC Reactor Type Superconducting Fault Current Limiter With Fault Detection and Signal Control of the Power Converter", IEEE Trans. on Applied Superconductivity, VOL. 15, NO. 2, June 2005, pp. 2102-2105
- [18] B. Gornoll, G. Ries, W. Schmidt, H. P. Krarner, P. Kummeth, H.-W. Neumuller, and S. Fischer, "Resistive current limiters with YBCO films," IEEE Trans. Appl. Supercond., vol. 7, no. 1, pp. 828–831, Jun. 1997.
- [19] L. Ye, L. Z. Lin, and K. Juengst, "Application studies of superconducting fault current limiters in electric power system," IEEE Trans. Appl. Supercond., vol. 12, no. 1, pp. 900–904, Mar. 2002.
- [20] J. A. Waynert, H. J. Boenig, C. H. Mielke, J. O. Willisand, and B. L. Burley, "Restoration and testing of an HTS fault current controller," IEEE Trans. Appl. Supercond., vol. 13, no. 2, pp. 1984–1987, 2003.
- [21] T. Yazawa, Y. Ohtani, M. Sasaki, T. Kuriyama, S. Nomura, T. Ohkuma, N. Hobara, Y. Takahashi, and K. Inoue, "Development of 66 kv/750 A high-Tc superconducting fault current limiter magnet," IEEE Trans. Appl. Supercond., vol. 14, no. 2, pp. 786–790, 2004.
- [22] L. Ye, A. Campbell, "Behavior investigation of Superconducting Fault Current Limiters in Power Systems", IEEE Trans. On Appl. Supercond, Vol. 16, No. 2, JUNE 2006
- [23] V. Sokolovsky, V. Meerovich, I. Vajda, V. Beilin, "Superconducting FCL: Design and Application", IEEE Trans. On Appl. Supercond, Vol. 14, No. 3, SEPTEMBER 2004
- [24] D. M. Vilathgamuwa, P. C. Loh, and Y. W. Li, "Protection of microgrids during utility voltage sags," IEEE Trans. Ind. Electron, vol. 53, no. 5, pp. 1427–1436, Oct. 2006.
- [25] J. G. Nielsen, M. Newman, H. Nielsen, and F. Blaabjerg, "Control and testing of a dynamic voltage restorer (DVR) at medium voltage level", IEEE Trans. Power Electron., vol. 19, no. 3, pp. 806–813, May 2004.
- [26] S. Sugimoto, J. Kida, H. Arita, C. Fukui, and T. Yamagiwa, "Principle and characteristics of a fault current limiter with series compensation," IEEE Trans. Power Del., vol. 11, no. 2, pp. 842–847, Apr. 1996.
- [27] S. S. Choi, T. X. Wang, and D. M. Vilathgamuwa, "A series compensator with fault current limiting function," IEEE Trans. Power Delivery, vol. 20, no. 3, pp. 2248–2256, Jul. 2005.
- [28] H.R. Baghaee, S.M. Mirsalim, M.J. Sanjari, G.B. Gharehpetian "Fault Current Limiting in Distribution System with Penetration of DG Units using A New
- [1] C.S. Chang, P.C. Loh, "Integration of Fault Current Limiters on Power Systems for Voltage Quality Improvement", 2001 Elsevier
- [2] H. Rubenbauer, G. Herold, "Simulation of a Power Electronic Based Fault Current Limiter (FCL) in Case of Different Faults" 2006 IEEE
- [3] M. Nagata, K. Tanaka, H. Taniguchi, "FCL Location Selection in Large Scale Power System", IEEE TRANSACTION, VOL. 11, NO. 1, MARCH 2001
- [4] C. Meyer, R. W. De Doncker, "LCC Analysis of Different Resonant Circuits and Solid-State Circuit Breakers for Medium-Voltage Grids", IEEE TRANSACTION, VOL. 21, NO. 3, JULY 2006
- [5] E. Calixte, Y. Yokomizo, H. Shimizu, T. Matsumura, H. Fujita, "Reduction Effect of Semiconductor Type Fault Current Limiter on Interrupting Duty of a Circuit Breakers", 2002 IEEE
- [6] H. Schmitt, "Fault Current Limiters Report on the Activities of CIGRE WG A3.16", 2006 IEEE
- [7] E. Calixte, Y. Yokomizu, H. Shimizu, T. Matsumura, H. Fujita, "Reduction of Rating Required for Circuit Breakers by Employing Series-Connected Fault Current Limiters", 2004 IEE
- [8] M. J. Sanjari, M. Mohammadi, G. Gharehpetian, "Static Security Assessment in Power System Using SVM", Proc. Of International Conference of Electrical Engineers 2008 (ICEE 2008), TEHRAN, IRAN
- [9] G. G. Karady, "Principle of fault current limitation by a resonant LC circuit", IEE Proc. C, Vol. 139, No. 1, p.1, 1992
- [10] R. K. Smith et al., "Solid-state Distribution Current Limiter and Circuit Breaker: Application requirements and control strategies", IEEE Trans. on Power Delivery, Vol. 8, No. 3, p. 1155, 1993
- [11] M. Steurer, K. Fröhlich, W. Halaus, and K. Kaltenegger, "A novel hybrid current-limiting circuit breaker for medium voltage: Principle and test results," IEEE Trans. Power Del., vol. 18, no. 2, pp. 460–467, Apr. 2003.
- [12] J. Kondoh and I. Ishii, "Fault Current Limiting Transformer with Variable Reactance", IEEE Trans. on Applied Superconductivity, VOL. 14, NO. 2, June 2004, pp.875-878.
- [13] A. J. Power "An overview of transmission fault current limiters", June 1995
- [14] J. Zou, J. Chaen, E. Dong, "study of fast closing switch based fault current limiter with series compensation", Electrical Power and Energy Systems, Vol. 24, 2002, pp.719-722.
- [15] H. Kang, M. C. Ahn, Y. K. Kim, D. K. Bae, Y. S. Yoon, T. K. Ko, J. H. Kim, and J. Joo, "Design, fabrication and testing of superconducting DC reactor for 1.2 kV/80 A inductive fault current limiter," IEEE Trans. Appl. Supercond., vol. 13, no. 2, pp. 2008–2011, 2003.



Dual Functional Series Compensator", proceeding of 13th International Power Electronics and Motion Control Conference, EPE-PEMC 2008, Poznan-Poland, Sep. 2008.

[29] M. Farmad, S. Farhangi, S. Afsharnia and G. B. Gharehpetian, "An Efficient Algorithm for Determining the Values of Elements of Interphase Power Controller as a Fault Limiter", accepted in 2006 Power Systems conference & Exposition (PSCE 2006)

[30] H. Pinheiro, AS. Martins, J.R. Pinheiro: "A sliding mode controller in single phase voltage source inverters" Proc. of International Conference on Industrial Electronics, Control, and Instrumentation, 1994, pp. 394-398.

[31] G. Spiazzi, P. Mattavelli, L. Rossetto, L. Malesani: "Application of sliding mode control to switch mode power supplies" Journal of Circuits, Systems and Computers, vol. 5, no 3, September 1995 pp. 337-354.